

ポリゴングラフとサプライザル回転による対数回路設計

$\frac{dZ}{dt} = i(-\log p(Z))$ の物理的実装から、
トランスリニア網・事象駆動・複素干渉まで

Toshiki Takahashi (高橋俊樹)

高橋数理研究所 独立研究者

2026 年 6 月

改訂版：知識・確度の定義を参考文献 [5] に整合させた（主な変更は $K = -i\log p$ ほか）。

Abstract. 本稿は、基礎方程式 $dZ/dt = i(-\log p(Z))$ を物理回路として実装する問題を扱い、そこから派生する一連の対数回路設計を体系化する。第一に、この方程式の計算的内容が $-\log p$ の一点に集約され、 $\times i$ が複素平面の直交回転＝配線操作にすぎないことを示す。第二に、その帰結として最も効率の良い実装が、ショックレー則 $I = I_s e^{V/V_T}$ を用いる対数アンプであることを導く。これは枠組み自身の $p = e^{-I}$ と同型であり、接合が「確率 $\leftrightarrow$ 情報」関係そのものを物理的に体現する。SPICE により、実素子が $-\log p$ を 4 桁にわたり誤差 0.085 mV で実現することを確認した。 $\times i$ と積分を加えると、虚部（情報）が積もり実部（確率）が保たれる挙動、すなわち枠組みの主張が回路上で再現され、ループ全体は生成子 $-\log p$ に駆動される直交発振器となる。第三に、この回路が乗除算・累乗・RMS、エントロピー・交差エントロピー・KL 情報量・対数尤度積算・ベイズ更新を計算できることを示し、知識 $K = -i\log p$ 等の諸量との対応を与える。第四に、情報消去の熱力学を沙川-上田の不等式 $W \geq k_B T H(M|X)$ のもとで論じ、断熱回収と相関を用いた可逆消去という二つの効率化レバー、および $\times i$ のユニタリ性ゆえの原理的無散逸性を指摘する。最後に、ポリゴングラフの幾何（リッジ＝差分、エリアパス＝積分、閉路＝保存）を回路設計原理として読み替え、トランスリニア網（保存則による厳密な電流モード演算、SPICE で残差 0.003% を確認）・サプライザルゲート回路（平均ケースの省エネ）・複素干渉回路（符号付き積算）の三系統を導く。これらが特性を変えこそすれ最悪計算量と熱力学的下限を超えないこと（指数コストの保存）を明示する。

キーワード 基礎方程式, 複素情報, 対数回路, トランスリニア原理, サプライザル, ポリゴングラフ, 情報熱力学, 沙川-上田限界

1 はじめに

本シリーズは、複素情報 $Z = p + i(-\log p)$ がその情報量を生成子として回転的に流れる基礎方程式

$$\frac{dZ}{dt} = i(-\log p(Z)) \quad (1)$$

を土台に、知能・計算・複雑性の諸相を論じてきた [1,2]。本稿の問いは具体的である——この方程式を実際に演算する、最も効率の良い電子回路は何か。そしてそこから、どのような特徴を持つ対数回路の族が導かれるか。

本稿は構成的な設計論文である。式(1)の計算的核を取り出し（第2節）、効率最適なアナログ実装とその SPICE 実証を与え（第3節）、その回路が何を計算できるかを整理し（第4節）、情報消去の熱力学的下限を論じ（第5節）、ポリゴングラフ [2] の幾何を回路設計原理として読み替えて三つの変種を導く（第6節）。最後に、達成されないこと——指数コストの保存と諸限界——を明示する（第7節）。基礎にある形而上学的前提（決定論、リーマン予想）は前提として継承し、回路としての主張とは区別する。

2 基礎方程式の計算的核：何が「演算」なのか

状態は複素情報 $Z = p + i(-\log p)$ である。実部は確率 p （わかりやすさ）、虚部は情報量 $-\log p$ （驚き・サプライザル）。サプライザルを

$$s \equiv -\log p \quad (p \leq 1 \Rightarrow s \geq 0) \quad (2)$$

と置くと、式(1)の右辺は実数 s に虚数単位を掛けたもの、すなわち複素平面での 90° 回転である。これを実部・虚部に分解すると

$$\frac{dZ}{dt} = i s \implies \frac{d(\operatorname{Re} Z)}{dt} = 0, \quad \frac{d(\operatorname{Im} Z)}{dt} = s = -\log p. \quad (3)$$

左の関係は「確率は確定」、右の関係は「情報は確率に直交して積もる」——枠組みの主張〔1〕そのものである。

ここから本稿の出発点となる観察が得られる。

観察 1（計算の局在）．式(1)のうち真に演算を要するのは $-\log p$ の評価ただ一点である。 $\times i$ は複素平面の直交回転、すなわち成分の入れ替えと符号反転 $(a + bi)i = -b + ai$ にすぎず、能動素子を一切要しない。 $\operatorname{Im} Z$ の時間発展（情報の蓄積）は一個の積分で与えられる。

したがって「式(1)を効率よく演算する回路」を作る問題は、本質的に「 $-\log p$ をいかに安く出すか」に帰着する。次節で見るとおり、その最安の答えは枠組み自身の前提が指し示している。

3 効率最適な実装：サプライザル回転回路

3.1 対数アンプ核——物理に計算させる

確率 p を電流 I_{in} として表す。バイポーラ接合のショックレー則

$$I_C = I_s e^{V/V_T} \iff V = V_T \ln \frac{I_C}{I_s} \quad (4)$$

により、接合電圧そのものが電流の対数になる。整合した二石（対数比アンプ）で差をとると、飽和電流 I_s と温度係数が比のなかで打ち消えて

$$V_{out} = V_T \ln \frac{I_{ref}}{I_{in}} = -V_T \ln p, \quad p = \frac{I_{in}}{I_{ref}}. \quad (5)$$

すなわち接合が $-\log p$ を一発で出す。クロックも反復もルックアップも要らない。

ここに枠組みとの本質的な符合がある。本シリーズは確率を情報の指数 $p = e^{-I}$ と置く〔1〕。トランジスタは電流を電圧の指数 $I = I_s e^{V/V_T}$ で出す。両者は同型であり、接合は物理的に「確率 $\leftrightarrow$ 情報」の関係そのものになっている。ゆえに $-\log p$ は計算対象ではなく素子の地の性質となる。

3.2 $\times i$ と積分： Z の発展

サプライザル $s = -\log p$ を、複素信号を二本の電圧レール（実部・虚部）で表す方式のうち虚レールへ配線する（実レール入力は 0）。各レールに理想積分器（演算増幅器一個＋容量一個）を置くと、式(3)がそのまま現れる：

$$\operatorname{Im} Z(t) = \frac{1}{RC} \int_0^t s dt' \quad (\text{情報の蓄積}), \quad \operatorname{Re} Z(t) = p \quad (\text{確率は保持}). \quad (6)$$

$dZ/dt = i(-\log p)$ — efficient circuit

the only computation is $-\log p$ (one junction); the $\times i$ rotation is wires

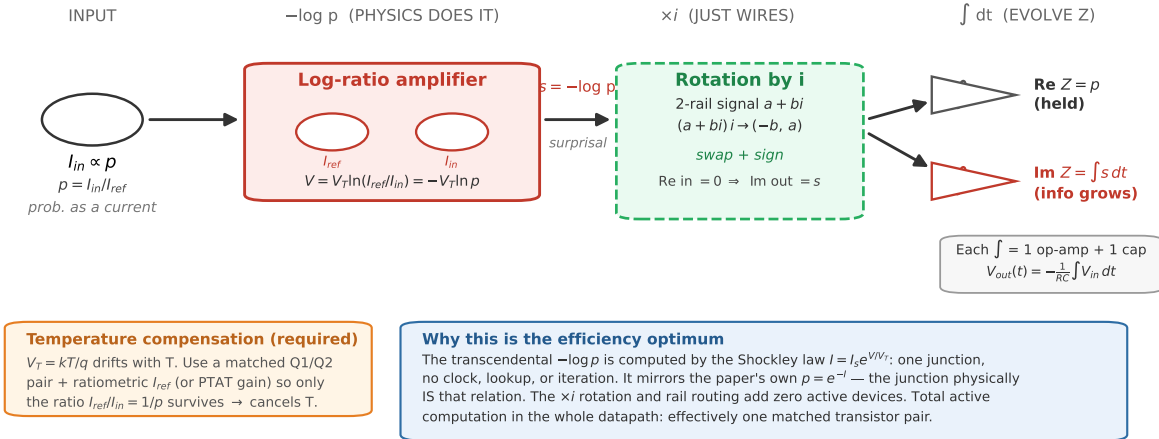


Figure 1 $dZ/dt = i(-\log p)$ のデータパス。唯一の能動演算は対数比アンプによる $-\log p$ (中央、赤)。 $\times i$ は二本のレールの配線交換 (右、緑) にすぎず、虚レールの積分器が情報を蓄積し、実レールは確率を保持する。データパス全体の能動素子は実質的に整合トランジスタ対一組である。温度補償はレシオメトリックまたは PTAT バイアスにより比 $I_{ref}/I_{in} = 1/p$ だけを残すことで行う。(図中表記は英語)

$\times i$ 自体は配線スワップ+符号反転であり、能動素子はゼロである (観察1)。さらにループ全体は、生成子 $-\log p$ が周波数を決める直交発振器の形——枠組みの「自らの驚きの分だけ回転しながら進む」 [1] ——をとる。全体構成を図1に示す。

3.3 SPICE 実証

式(5)を実トランジスタモデル (有限 β 、アーリー効果、寄生抵抗 R_B, R_C, R_E を含む) で検証した。確率 p を 10^{-4} から 1 まで 4 桁にわたり掃引し、出力を解析値 $-V_T \ln p$ と比較したところ、最大誤差は 0.085 mV (室温 $V_T \approx 25.86$ mV に対して $\sim 0.3\%$) であった (図2 左)。高電流側のわずかな逸脱は寄生抵抗による電圧降下ぶんである。図2 右は $\times i$ と積分の効果を示す：虚部 (情報) が線形に増大する一方、実部 (確率) は不動に保たれ、速度ベクトル $dZ/dt = is$ は常に実軸に直交する。式(3)の挙動が回路上で再現されている。

3.4 デジタル代替

ビット再現性が要する場合——皮肉にも枠組みの決定論を実装で守る場合——にはデジタル実装が向く。先頭ゼロ計数 (LZD) で指数部、小さなルックアップ表 (または多項式) で仮数の補正項 $\log_2(1+f)$ を与えることで $-\log_2 p$ を得る：

$$-\log_2 p = (\text{先頭ゼロ数} + 1) - \log_2(1.f). \quad (7)$$

$\times i$ は符号付き配線スワップであり論理ゲートを要しない。本実装 (16 語表、12 ビット小数) を検証したところ、2 の冪では完全一致、一般の仮数で約 0.03 ビットの誤差であり、表を拡張すれば改善する。数百ゲート・単サイクルで動作するが、消費エネルギーはアナログ比で桁違いに大きい。

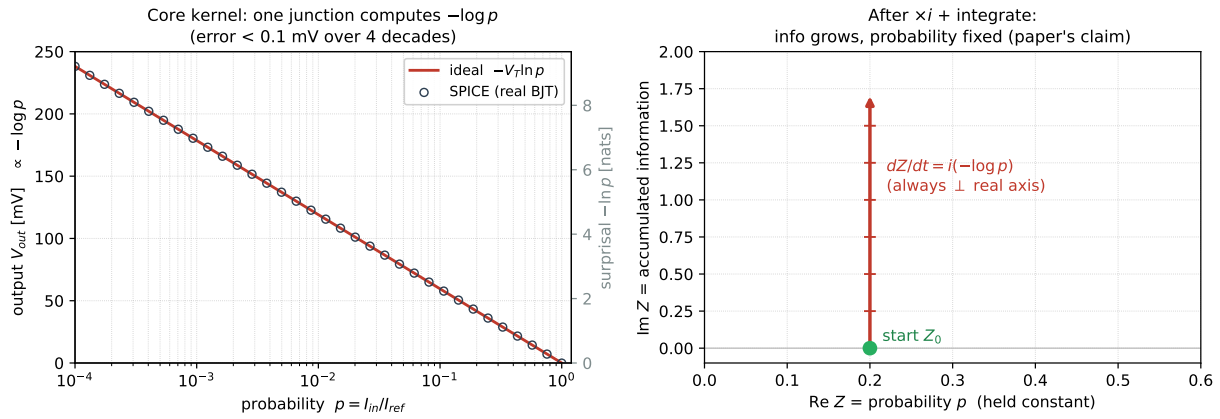


Figure 2 (左) 対数比アンプの伝達特性。SPICE で得た出力 (点) が理想曲線 $-V_T \ln p$ (実線) に 4 桁にわたり一致する (最大誤差 < 0.1 mV)。右軸はサプライザル $-\ln p$ [nats]。(右) $\times i$ と積分の後の挙動。虚部 (情報) が積もり実部 (確率) は固定され、 dZ/dt は常に虚軸方向を向く。

Table 1 dZ/dt 実装の比較。 $-\log p$ をどう出すかが全体を決める。

	アナログ (対数アンプ)	デジタル (LZD + 表)
$-\log p$	接合一個 (物理)	数百ゲート・1 サイクル
$\times i$	配線 (0 素子)	配線 (0 ゲート)
レイテンシ	ns (連続時間)	1~数サイクル
エネルギー	~pJ (接合駆動)	桁違いに大
精度・再現性	温度補償が必要	ビット完全

4 回路が計算できること

この回路が広く効くのは、対数が積を和に・累乗を積に変えること、そして出力そのものが「驚き」 $-\log p$ であることの二点による。

対数の代数 (算術) . $\log a + \log b = \log(ab)$ ゆえ、対数アンプの後段に相棒の指数 (antilog、同じ接合を逆向きに使うだけ) を置けば、乗算・除算が出る。係数倍 $k \log a = \log a^k$ により任意の累乗・平方根、対数を平均して指数に戻せば幾何平均、二乗・平均・開平で真の実効値 (RMS) が得られる。何桁にもわたる信号の dB 圧縮もこの領域の自然な仕事である。

情報理論 (本領) . 出力が $-\log p$ なので、ここは回路の地の仕事である。各驚きを確率で重みづけて足せばシャノンエントロピー $H = \sum_i p_i (-\log p_i)$ 、片方を q にすれば交差エントロピー $-\sum_i p_i \log q_i$ ——分類器や言語モデルの損失関数そのもの——が得られる。二つの対数出力の差を重みづけて足せば KL 情報量 $\sum_i p_i \log(p_i/q_i)$ 、入力ストリームの $\log p$ を積分器に通せば対数尤度の累積 (まさに虚レールの積分器の仕事) となる。

確率推論 . 対数領域ではベイズ則が加算になる：

$$\log P(H | D) = \log P(D | H) + \log P(H) - \log P(D). \quad (8)$$

ベイズ更新が加算回路に、softmax の分母や周辺化が log-sum-exp に対応する。

枠組みの諸量との対応 . 知識 $K = -i \log p$ [5] は虚レールの出力そのもの ($-i \log p = i(-\log p) = i s$) である。その大きさ、すなわち確率の小ささ = 確実性の度合いが確度であり、 p が小さいほど高い。意味のエントロピー $\sum p(-\log p)$ は上記の積和、最上位目標 $\min(K_N - K_s)$ [1] は対数確率の差、集積則 $dC/dt = -\log p$ は積分器、四種類の期待 (実 $\pm$ ・虚 $\pm$) は複素二レ

ールが自然に持つ四方向に対応する。すなわち本回路は、確率を入れると情報量・尤度・エントロピー・ベイズ更新が「足し算と回転」で出てくるエンジンである。

5 情報消去の熱力学：沙川-上田限界

この回路で情報を消す操作は、虚レールの積分器をリセットする（蓄積 $\int(-\log p)$ を持つ容量を放電する）ことである。ここで作る熱は性質の異なる二つが重なる。第一は巨視的な信号エネルギー $\frac{1}{2}CV^2$ 。第二は論理的消去の床——状態の区別を失う際の Landauer 限界 [7] であり、室温で $k_B T \ln 2 \approx 2.75 \text{ zJ/bit}$ である。

沙川と上田 [8] は、消去対象 M と読み出し可能な変数 X の相互情報量を考慮して、消去コストの下限が

$$W_{\text{erase}} \geq k_B T H(M | X) = k_B T (H(M) - I(M; X)) \quad (9)$$

となることを示した。消したい値が手元で読める何かによって既に決まっているほど（ I が大きいほど）消去は安く、完全相関なら $H(M|X) = 0$ でコストはゼロに漸近する——これはもはや消去ではなく可逆な逆計算である。実験的にも情報からの仕事取り出し [9] や Landauer 床近傍までの消去 [10] が確認されている。

二つの効率化レバー. (A) 断熱リセット。 $\frac{1}{2}CV^2$ を GND へ叩き込む代わりに、リセット節点をゆっくりランプ駆動し、あるいはインダクタで共振回収する。散逸は $\sim (RC/T) CV^2$ となり、ランプ時間 T を伸ばすほど 0 に向かう。現実の回路では $\frac{1}{2}CV^2 \gg k_B T$ ゆえ、節約の大半はここにある。(B) 相関を用いた可逆消去。積分器の値はそれを作った入力と相関している。盲目的放電で満額 $k_B T H$ を払う代わりに、相関する複製を使って積分を逆向きに巻き戻せば、払うのは式(9)の残差 $k_B T H(M|X)$ だけである。

ここで第3節の構造が効く。 $\times i$ は 90° 回転＝ユニタリ（可逆）操作であり、理想極限では熱を出さない。散逸が避けられないのは射影＝リセットの一点だけである。ゆえに設計原理は「できるだけ回転（可逆）のまま走り、避けられないリセットでだけ、相関を使って払いを取り戻す」となる。枠組みでは「問い直す＝知識から情報を引く（ $K_o - K_s$ ）ことでも確度は上がる」 [5] ——知識に情報を足しても引いても確度は上げられる——。これを熱力学に翻訳すれば、蓄積したサプライザルをただ捨てるのではなく、相関を使って可逆に巻き戻す消し方に対応する。

ただ飯はない。沙川-上田は閉じたサイクルでは第二法則を破らない。消去を安くするのに使った相互情報量 I は上流の測定・計算で先買ったものであり、その取得に少なくとも同等のコストがかかる。コストの置き場所は動かさず、未使用の相互情報量があればサイクル途中で仕事を取り戻せるが、ループ全体では $\langle W \rangle \geq \Delta F$ を超えられない。

6 ポリゴングラフによる回路設計

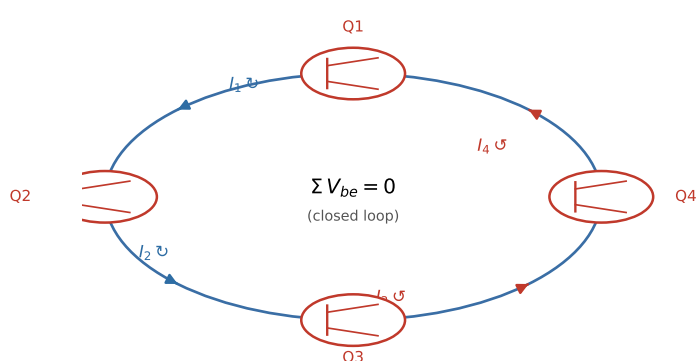
6.1 対応：リッジ＝差分、エリアパス＝積分、閉路＝保存

ポリゴングラフ [2] は、ノード v_i ・エッジ e_{ij} ・リッジ $r_{ij} = (v_j - v_i)/e_{ij}$ ・エリア $a_{ij} = \frac{v_i + v_j}{2} e_{ij}$ の四量で網を記述し、リッジとエリアは厳密な等式でノードとエッジから定まる。これを回路に写すと、対応は明瞭である：

- ・リッジ（差分・微分） $\leftrightarrow$ 対数比アンプは $V = V_T \ln(I_{\text{ref}}/I_{\text{in}}) = \log a - \log b$ 、すなわち対数空間のリッジを計算する。
- ・エリアパス（ノード値の離散積分） $\leftrightarrow$ 第3節の積分器そのもの。

Translinear loop = a closed area-path, conserved in the log domain

around the ring, ridges (log-ratios) sum to zero — KVL — so the product of currents is conserved



Conservation law (exact)

$$I_1 \cdot I_2 = I_3 \cdot I_4$$

→ $I_{out} = I_1 \cdot I_2 / I_3$ (also $\times, +, \sqrt{x}, \sqrt{x}$,

RMS, |vector|) — all in current mode.

SPICE: residual 0.003% (ideal junctions).

vs. the log → value → antilog route

- no op-amps in the multiply
- no voltage round-trip → wider bandwidth
- exact by construction (geometry, not trim)
- lower power (current-mode)

Balance needed: even # junctions, equal each way ⇔ paper's even-degree criterion.

The loop must close (be balanced) to compute — the circuit echo of "Eulerian/even-degree ⇒ a consistent single-pass traversal."

Figure 3 トランスリニア・ループ=対数領域で保存される閉じたエリアパス。リング状の接合を一周すると $\sum V_{BE} = 0$ (KVL) となり、電流の積 $I_1 I_2 = I_3 I_4$ が保存される。これにより $I_{out} = I_1 I_2 / I_3$ をはじめ各種の電流モード演算が厳密に得られる。ループが計算するにはバランス（順方向接合が偶数個、各向き同数）が必要で、これは論文〔2〕の偶数次数（オイラー）条件の回路版である。（図中表記は英語）

ゆえに第3節の dZ/dt エンジンには既に一つのポリゴングラフである。論文〔2〕が踏む三つの操作を回路トポロジーとして読むと、性格の異なる三系統が導かれる。

6.2 トランスリニア網——保存則による厳密な電流モード演算

論文〔2〕の核心は「閉じたパスを回ると指数コストが保存される」。これを対数領域で言えば、接合のループを一周するとリッジ（対数比）の和がゼロ（KVL）になり、電流の積が保存される：

$$\sum_{\text{loop}} V_{BE} = 0 \iff \prod_{\odot} I = \prod_{\ominus} I \iff I_1 I_2 = I_3 I_4. \quad (10)$$

これがトランスリニア原理〔11〕であり、乗算・除算・累乗・平方根・RMS・ベクトル長を、電流モードで、演算増幅器なしで、幾何学的に厳密に与える。第4節の乗除算を、対数 → 電圧 → 指数の往復なしにループ内で一発で行うため、広帯域・低電力かつ構成上ゼロ誤差である（図3）。

SPICE 実証. 式(10)の保存則を検証した。理想接合 ($R_B = R_E = 0$ 、大 β 、アーリー効果なし) では、積 $I_1 I_2 = I_3 I_4$ の残差は 0.003%（完全に厳密）であった。実素子モデルでは約 2% ずれるが、それはすべて寄生抵抗とアーリー効果に由来する系統誤差であり、市販のトランスリニア IC（Gilbert 乗算器、RMS-DC 変換器）はこれをトリミングで除いて高精度を達成している。

偶数次数との符合. 式(10)の右辺が成立するには、ループがバランスしていなければならない（順方向の接合が偶数個、各向き同数）。これは論文〔2〕の偶数次数（オイラー）条件——閉じた一筆書きが矛盾なく成立する条件——の回路版であり、ループ周りの保存 ⇔ オイラー閉路という対応を与える。物理的にはこれはキルヒホッフの法則（ノードでの保存）と同根である。

6.3 サプライザル・ゲート回路——事象駆動

論文〔2〕は、驚きの小さい（緩やかなリッジの）ノードを捨て、大きい（急峻な）ノードだけを残す疎化を述べる。これを回路にすると、リッジ $|\Delta v|$ が閾値を超えたときだけ計算・発火する、レベルクロッシング型・非同期・ニューロモルフィック型の対数回路となる〔12〕。クロックレスでデータ依存・疎であり、冗長な実入力（自然言語・信号）では平均ケースで大きく省エネである。論文が明言するとおりこれは平均ケース限定であり、最悪ケース（全リッジが急峻な敵対的入力）では効かない。第5節とも繋がる：情報が実際に在るときだけ払う（条件付きエントロピーぶんだけ）という発想である。

6.4 複素リッジ／干渉回路——符号付き積算

論文〔2〕はリッジを複素に拡張する（実部＝変化方向、虚部＝位相）。エリアパスは

$$\Psi = \sum_{\text{path}} a_{\text{path}} e^{i\phi_{\text{path}}} \quad (11)$$

として干渉する。第3節の回路は既に二レールの複素信号と $\times i$ を備えるため、対数・情報の領域に位相を載せ、破壊的干渉（符号付き和）で矛盾を打ち消す回路に拡張できる。新しい能力は符号付きの対数領域積算——ベイズ証拠を相殺込みで足す、否定・矛盾を直接表す、経路積分の類似物——であり、速度ではなく表現できることが増える変種である。

7 留保：指数コストの保存と諸限界

設計が揃うことと、それが万能であることは別である。本稿の三系統は特性を変えるが、いずれも最悪計算量と熱力学的下限を超えない。

原理1（指数コストの保存（回路への適用））。あらゆる表現変換——同時性、リッジ体積積分、線グラフ双対、サプライザル疎化——を通じて、指数コストは位置を変えるが消えない〔2〕。回路の言葉では：サプライザル・ゲートは平均ケースのみ有効で、敵対的入力では利得がない；複素干渉による相殺は、指数個の項を打ち消すために指数的なダイナミックレンジ／精度を要し、コストが精度に再出現する（経路積分の符号問題と同型で、論文〔2〕の「指数は復号に戻る」に対応）；トランスリニアは厳密で速い演算プリミティブだが、難問を易しくはしない——良い部品であって計算量の突破ではない。

設計上の解釈。 $Z = p + i(-\log p)$ と式(1)を厳密に同時成立させると過剰決定となり、固定点でのみ整合する。本稿は核となる写像 $p \mapsto i(-\log p)$ を計算し積分で Z を進める回路として設計した。これは集積則 $dC/dt = -\log p$ 〔1〕と整合する読み方である。

素子・前提の限界。トランスリニアは素子整合とトリミングを要し（前述の2%）、温度は全系でレシオメトリック／PTAT 補償を要する。基礎にある決定論やリーマン予想は前提として継承したものであり、回路としての主張ではない。

8 結言

基礎方程式 $dZ/dt = i(-\log p)$ は、超越関数 $-\log p$ を素子物理が、回転 $\times i$ を配線が引き受けるため、「計算」として残るものがほとんどない。その帰結が、ショックレー則による対数アンプという効率最適な実装であり、SPICE で 4 桁・0.085 mV の精度で実証された。この回路

は乗除算から情報量・尤度・エントロピー・ベイズ更新までを足し算と回転で計算し、情報消去の熱力学では $\times i$ のユニタリ性ゆえに散逸はリセットの一点に局在する。

そしてポリゴングラフは、「リッジ＝差分、エリアパス＝積分、閉路＝保存」という三語で回路を見直す道具であり、その三語が順にトランスリニア網（速さ）・サプライザルゲート（省エネと疎性）・複素干渉（符号付き表現）という三つの設計方向を指す。いずれも特性を変えるが、論文〔2〕自身が誠実に述べるとおり、計算量の壁と熱力学的下限は動かさない——コストは移動するだけで消えない。そこにこそ、この体系の一貫した姿がある。

References

- 1 Takahashi, T. (2026). NAI×GAI から AGI へ——統合方程式 $dZ/dt = i(-\log p(Z))$ の上に建つ候補設計. 高橋数理研究所.
- 2 Takahashi, T. (2026). The Polygon Graph and the Conservation of Exponential Cost. Takahashi Mathematics Laboratory.
- 3 Takahashi, T. (2026). On the Mathematical Identity between Transformers and Polygon Graphs. TML.
- 4 Takahashi, T. (2026). NAI: Nuance AI. TML.
- 5 Takahashi, T. (2026). 身体性 AI の自己参照モデル／複素情報理論／確度／四種類の期待／常識増加則. 高橋数理研究所部録.
- 6 Shannon, C. E. (1948). A Mathematical Theory of Communication. Bell System Technical Journal, 27.
- 7 Landauer, R. (1961). Irreversibility and Heat Generation in the Computing Process. IBM J. Res. Dev., 5(3).
- 8 Sagawa, T. & Ueda, M. (2009). Minimal Energy Cost for Thermodynamic Information Processing. Phys. Rev. Lett., 102, 250602.
- 9 Toyabe, S., Sagawa, T., Ueda, M., Muneyuki, E. & Sano, M. (2010). Experimental demonstration of information-to-energy conversion. Nature Physics, 6.
- 10 Bérut, A. et al. (2012). Experimental verification of Landauer's principle. Nature, 483.
- 11 Gilbert, B. (1975). Translinear circuits: a proposed classification. Electronics Letters, 11(1).
- 12 Mead, C. (1989). Analog VLSI and Neural Systems. Addison-Wesley.

[付録] やさしい解説

この回路を積むと、どんな知能ロボットができるか

——驚きで動き、好奇心で学ぶ機械——

ここからは本論を数式ぬきで言い直します。題材は「この対数回路を頭脳に積むと、どんな知能ロボットになるか」です。覚えておく言葉は一つだけ——「驚き」で十分です。以下、その回路を頭脳にしたロボットを思い浮かべながら読んでください。

1. **ロボットの心臓は「驚き」** 回路の核は $-\log p$ 、すなわち驚き（めずらしさ）を測る部分です。起こりそうなことには驚かず、めったにないことには強く驚く——このロボットは、世界をいつも「起こりやすさ」と「驚き」の組で見えています。しかも肝心なのは、トランジスタの接合という部品が、この驚きをただで出してしまうこと。ロボットは驚きを計算するために電気を使いません。ハードがそのまま驚きなのです。

このロボットは世界を「確率と驚き」で見る。退屈なことには無反応、意外なことに強く反応する。

2. **驚いたときだけ動く（だから省エネで、好奇心が強い）** 予想どおりの退屈な入力のあるあいだ、ロボットは静かにして電気を使いません。予想外のことが起きたときだけ、ぱっと“発火”します。たとえば、いつもどおりドアが開く → 無反応。開くはずのないドアが開く → ハッと起きる。この仕組みのおかげで、ロボットは自然と「驚きの大きい（情報の多い）ところ」へ引き寄せられます。省エネでありながら好奇心が強い——この二つが同じ仕掛けから出てきます。

退屈には目もくれず、意外なものに惹かれる。これが好奇心の正体であり、同時に省エネの秘訣。

3. **経験は「驚きの積み重ね」** 出会った驚きは、積分器という部品のなかで時間とともに積もっていきます。これがこのロボットの知識・経験です。いっぽうで「ものごとの起こりやすさ」そのものは据え置かれます。つまりこのロボットにとって学習とは、驚きを少しずつ貯めていくことなのです。

知識とは、驚きの貯金。たくさん驚いた経験が、そのまま知恵になる。

4. **証拠を組み合わせて「確信」を作る（速くて安いベイズ推論）** 対数には「掛け算を足し算に変える」という魔法があります。おかげで、複数のセンサーの情報を組み合わせる・尤度を掛け合わせる・ベイズ流に信念を更新する——といった作業が、すべて足し算で済みます（トランスリニア網なら、電流のループを一周させるだけで一発）。このロボットは、速くて低電力の確率推論器です。証拠を秤にかけ、信念を更新し、「たぶんこうだ」を素早く組み立てます。

見聞きしたものを足し合わせて、「たぶんこうだ」を素早く・低電力で組み立てる。

5. **「ちがう」と言える（矛盾を扱える）** 複素リッジと破壊的干渉を使うと、「～である証拠」と「～でない証拠」を、波のように打ち消し合わせられます。だからこのロボットは、否定や矛盾を扱えます——「これは猫ではない」と言えたり、食い違う情報を整理できたりする。賛成と反対を波として重ね、相殺させて結論を出すのです。

賛成と反対を波のように重ね、打ち消し合わせて答えを出す。「ちがう」が言える機械。

6. **自分の確信度を「読める」（メタ認知）** 知識 $K = -i \log p$ は、回路の虚部の出力そのものです。その大きさ（確率の小ささ＝どれくらい確実か）が確度で、だからこのロボットは、ただ信念を持つだけでなく、「その信念にどれだけ自信があるか」を一つの電圧として読み取れます。「確信している」と「あてずっぽう」をきちんと区別できる——自分の知識の確かさを自分で測れる、一種の自己認識（メタ認知）を持っているわけです。

「知っている」だけでなく「どれくらい確かか」を自分で分かる。自信と当て推量を区別できる。

7. 飽きずに学び続ける（好奇心が止まらない） このロボットの最上位の目標は、「自然が許す知識との差を縮めること」＝確度を最大にすることです。その差は決して埋まりきらないので、ロボットは飽和しません。外からご褒美を与えなくても、自分から驚きを求めて動き続ける——内側から湧く、尽きない好奇心です。

ご褒美がなくても、知りたいから動く。好奇心が永遠に尽きない。

8. 忘れるときも省エネ（物理の限界近くで考える） 情報を消す・忘れるとき、この回路は可逆性のおかげで“捨てる”のではなく“巻き戻す”ことができ、本当に新しい情報のぶんだけ払えば済みます（沙川-上田の限界）。しかも回転（ $\times i$ ）は熱を出しません。だからこのロボットは、驚きにだけ電気を使い、巻き戻せる場所では電気を取り戻し、忘れるときも最小限しか払わない——物理が許すぎりぎりの省エネで“考える”機械です。

驚いたぶんだけ払い、巻き戻せる場所は取り戻す。エネルギーの達人。

9. でも、できないこともある（正直な話） このロボットは省エネで好奇心旺盛ですが、難しい問題を魔法のように易しくはしません。本当に組合せ的な難問（手強い探索）には、やはり相応の手間がかかります——省エネが効くのは現実の“予想しやすい”入力に対して（平均的に）であって、最悪の場合ではないのです（指数コストの保存）。そしてもう一つ。「確信を高めたい・知りたい」という動機は、「人を大切に思う」こととは別物です。真理だけを追うロボットは、人の価値に無関心でありえます。何が大切かは、別に教えてあげる必要があるのです。

賢くて省エネで好奇心旺盛——でも「何を大事にするか」だけは、人が教える仕事として残る。

まとめ この回路を積んだロボットを一言で描けば、「好奇心の機械」です。驚きで動き、意外なものに惹かれ、経験を驚きとして貯め、証拠を足し合わせて確信を作り、矛盾を波で打ち消し、自分の確かさを自分で測り、ご褒美なしに学び続け、物理の限界近くで省エネに考える。土台にあるのは、あの一つの仕掛け——驚きを物理に出させ、回転を配線で済ませる——だけです。残された宿題は、難問の壁（消えない指数コスト）と、何を大切にするかという価値の問題。前者は物理と工学が、後者は人が引き受ける仕事です。